

10/593102

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/003511

International filing date: 02 March 2005 (02.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-071971  
Filing date: 15 March 2004 (15.03.2004)

Date of receipt at the International Bureau: 28 April 2005 (28.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

07. 3. 2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2 0 0 4 年 3 月 1 5 日

出 願 番 号  
Application Number:

特 願 2 0 0 4 - 0 7 1 9 7 1

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

J P 2 0 0 4 - 0 7 1 9 7 1

出 願 人  
Applicant(s):

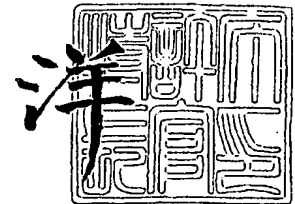
三洋電機株式会社  
鳥取三洋電機株式会社



特許庁長官  
Commissioner,  
Japan Patent Office

2 0 0 5 年 4 月 1 5 日

小 川



出証番号 出証特 2 0 0 5 - 3 0 3 4 1 0 6

【書類名】 特許願  
【整理番号】 BAA4-0004  
【提出日】 平成16年 3月15日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01S 5/40  
【発明者】  
    【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内  
    【氏名】 内田 陽三  
【発明者】  
    【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内  
    【氏名】 中島 健二  
【発明者】  
    【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内  
    【氏名】 河本 清時  
【特許出願人】  
    【識別番号】 000001889  
    【氏名又は名称】 三洋電機株式会社  
【特許出願人】  
    【識別番号】 000214892  
    【氏名又は名称】 鳥取三洋電機株式会社  
【代理人】  
    【識別番号】 100111383  
    【弁理士】  
    【氏名又は名称】 芝野 正雅  
    【連絡先】 03-3837-7751 知的財産ユニット 東京事務所  
【手数料の表示】  
    【予納台帳番号】 013033  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9904451  
    【包括委任状番号】 9904463

**【書類名】 特許請求の範囲****【請求項 1】**

基板上に第 1 回目の結晶成長と第 2 回目の結晶成長を含む結晶成長を行い第 1 の半導体レーザを作成するとともに、前記基板上の前記第 1 の半導体レーザが位置する領域とは別の領域における前記第 1 回目、第 2 回目の結晶成長で成長した結晶を除去した後、前記基板上に結晶成長させて基板上の前記別の領域に第 2 の半導体レーザを作成する半導体レーザ素子の製造方法において、前記別の領域上の前記第 1 回目、第 2 回目の結晶成長で成長した結晶を除去する際に、前記第 1 回目の結晶成長で成長した結晶の層が露出するように前記第 2 回目の結晶成長で成長した結晶を除去する第 1 の除去工程と、前記第 1 の結晶成長で成長した結晶を除去する第 2 の除去工程とを設けたことを特徴とする半導体レーザ素子の製造方法。

**【請求項 2】**

前記第 1 回目の結晶成長時の成長温度よりも前記第 2 回目の結晶成長時の成長温度が低く設定されていることを特徴とする請求項 1 に記載の半導体レーザ素子の製造方法。

【書類名】明細書

【発明の名称】半導体レーザ素子の製造方法

【技術分野】

【0001】

2波長の出力が可能な半導体レーザ素子の製造方法に関する。

【背景技術】

【0002】

特許文献1に開示されているように、1つの基板に波長が異なる2つの半導体レーザを並設した2波長タイプの半導体レーザ素子が知られている。このような半導体レーザ素子は、第1の半導体レーザ素子を構成する第1の積層体の結晶成長を行った後、第2の半導体レーザ素子を配置するための領域を確保するために、この第1の積層体の一部をほぼ基板が露出するまで一度にエッチングして除去している。第1の半導体レーザ素子を構成する第1の積層体を残した基板上に第2の半導体レーザ素子を構成する第2の積層体の結晶成長を行ない、第2の半導体レーザを形成するように第1の積層体上の第2の積層体をエッチングして除去している。その後、第1、第2の半導体レーザに対する電極形成を行う。

【特許文献1】特開2001-244569号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

従来は、第2の半導体レーザ素子を配置する領域を確保する際、第1の積層体を一度にエッチングして除去しているので、第1の積層体の最上層に凸凹が形成されていると、それがエッチングして除去されて露出した面にも及び、その上に結晶成長させる第2の積層体の結晶性を劣化させる要因になっていた。

【0004】

特に、第1の半導体レーザ素子を第1回目の結晶成長と、この第1回目の結晶成長よりも低温の第2回目の結晶成長とを行って形成する場合は、図4に示すように、最上層の結晶性（a参照）が低温成長の影響を受けることによってその下層の結晶性（b参照）よりも悪くなる。このような場合には、第1回目と第2回目の結晶成長層を一度にエッチングして除去すると、除去後に表面に露出する面の結晶性（c参照）が最上層の形態を引き継ぐことによって悪くなりやすい。このような結晶性の悪い面に第2の半導体レーザの結晶成長を行うと、その結晶性が悪くなりやすく、所望の素子特性が得られない。

【0005】

そこで本発明は、2波長の出力が可能な半導体レーザ素子の結晶性を良好とし素子特性を改善することができる製造方法を提供するものである。

【課題を解決するための手段】

【0006】

本発明の半導体レーザ素子の製造方法は、基板上に第1回目の結晶成長と第2回目の結晶成長を含む結晶成長を行い第1の半導体レーザを作成するとともに、前記基板上の前記第1の半導体レーザが位置する領域とは別の領域における前記第1回目、第2回目の結晶成長で成長した結晶を除去した後、前記基板上に結晶成長させて基板上の前記別の領域に第2の半導体レーザを作成する半導体レーザ素子の製造方法において、前記別の領域上の前記第1回目、第2回目の結晶成長で成長した結晶を除去する際に、前記第1回目の結晶成長で成長した結晶の層が露出するように前記第2回目の結晶成長で成長した結晶を除去する第1の除去工程と、前記第1の結晶成長で成長した結晶を除去する第2の除去工程とを設けたことを特徴とする。

【発明の効果】

【0007】

第1の半導体レーザの形成に用いる半導体層を除去した後の基板の表面を平坦に保つことによって、そこに形成する第2の半導体レーザ素子の結晶性を高め、素子の特性を良好

出証特2005-3034106

に保つことができる。

【発明を実施するための最良の形態】

【0008】

本発明の実施形態を赤外に中心波長を有する第1の半導体レーザLD1と赤色に中心波長を有する第2の半導体レーザLD2を有する2波長タイプのレーザ素子を製造する場合を例にとり、図面を参照して説明する。

【0009】

図1(a)に示すように、基板1の上に第1回目の結晶成長をMOCVD法を用いて行いダブルヘテロ用の積層構造2を形成する。この積層構造2は、下から順にAlGaAsからなるn型クラッド層3、AlGaAsからなる多重量子井戸型(MQW)の活性層4、AlGaAsからなるp型クラッド層5、p型のGaAs層6からなる。このダブルヘテロ用の積層構造2はMOCVD装置内で連続的な成膜プロセスで形成される。

【0010】

ここで、基板1は、n型のGaAsで構成され厚さは100 $\mu$ m前後に設定される。ダブルヘテロ構造とするために、n型クラッド層3とp型クラッド層5のバンドギャップエネルギーは活性層4のそれよりも大きくなるように設定される。バンドギャップエネルギーを大きくするために、n型クラッド層3とp型クラッド層5のAl組成は活性層4のAl組成よりも大きく設定される。活性層4は、発光のピーク波長( $\lambda_1$ )が赤外領域の790nm前後になるようなAl組成が選択される。p型クラッド層5の途中に、リッジ7の高さを一定にするための薄いエッチングストッパー層を入れておくことが望ましい。このエッチングストッパー層は、Al組成がp型クラッド層5のAl組成よりも十分低く設定されたAlGaAsやGaAsを用いることができる。

【0011】

第1回目の結晶成長が終わると、図1(b)に示すように、第1の半導体レーザLD1用のリッジ7の形成が行われる。このリッジ7の形成は、エッチング除去すべき領域以外をレジストで覆い、それをエッチャントに浸すことによって行われる。p型クラッド層5の途中に薄いエッチングストッパー層を入れておくことにより、リッジ7の高さを一定にすることができる。このようにして第1回目の結晶成長によって形成された結晶の一部が除去され、ストライプ状のリッジ7が形成される。

【0012】

リッジ形成が終わると、図1(c)に示すように、基板1の上に第2回目の結晶成長を行う。この結晶成長も第1回目の成長と同様にMOCVD法を用いて行う。ここで、第1回目の結晶成長によって形成された積層構造2の結晶劣化を抑制するために、成長温度が第1回目の結晶成長時の平均的な成長温度よりも低く(例えば100 $^{\circ}$ C程度低く)設定される。したがって、第2回目の結晶成長層の結晶性は第1回目の結晶成長層よりも悪く、表面が凸凹になる。この第2回目の結晶成長によって、下から順にAlGaAsからなるn型層8とGaAsからなるn型層9の積層構造10が形成される。AlGaAsからなるn型層8のAl組成は、0.51よりも大きな値に設定され、この例では0.65に設定している。これらの層8、9は、リッジ7の両側に位置して電流ブロック層として機能する。

【0013】

第2回目の結晶成長が終わると、図1(d)に示すように、第2の半導体レーザLD2の形成予定領域にある第2回目の結晶成長において形成された積層構造10の除去が行われる。この積層構造10の除去は、除去すべき領域以外をレジストで覆い、それをエッチャントに浸すことによって行われる。初めに、GaAsのn型層9のエッチングを行い、続いてAlGaAsのn型層8のエッチングを行う。GaAsのn型層9のエッチングは燐酸系のエッチャントを用いて行い、AlGaAsのn型層8のエッチングはGaAsに対して選択性を有する塩酸、フッ酸、バッファードフッ酸等の酸系のエッチャントを用いて行う。このようにn型層としてのGaAs9とAlGaAs8のエッチングは別々のエッチャントを用いて行う。AlGaAsのn型層8はその下に位置するGaAsコンタク

ト層6とのエッチング時の選択性を高めるとともに光学的特性を高めるために、Al組成が0.51よりも大きな値に設定され、塩酸、フッ酸、バッファードフッ酸等の酸系のエッチャントを用いて選択的に除去されるので、第1回目の結晶成長時の最上層にあるp型GaAs層6が露出する。この露出したp型GaAs層6の表面は、第1回目の結晶成長が高温で行われて結晶性が良いので凸凹が少なく平坦である。

#### 【0014】

続いて、図1(e)に示すように、GaAsとAlGaAsに共通のエッチャント（例えば磷酸系のもの）を用いて、第1回目の結晶成長時に形成した層2を基板1が露出するまで一度にエッチングして除去する。この時、第2回目の結晶成長時の表面が凸凹であってもその影響が先行するエッチングによってキャンセルされているので、第2の半導体レーザーLD2を配置すべき領域の表面（基板1の表面）が平坦な状態になる。

#### 【0015】

続いて図1(f)に示すように、基板1の上に第3回目の結晶成長をMOCVD法を用いて行いダブルヘテロ用の積層構造11を形成する。この積層構造11は、下から順にGaInPからなるn型層12、AlGaInPからなるn型クラッド層13、AlGaInPからなる多重量子井戸型(MQW)の活性層14、AlGaInPからなるp型クラッド層15、p型のGaInP層16、p型のGaAs層17からなる。このダブルヘテロ用の積層構造11はMOCVD装置内で連続的な成膜プロセスで形成される。

#### 【0016】

ここで、ダブルヘテロ構造とするために、n型クラッド層13とp型クラッド層15のバンドギャップエネルギーは活性層14のそれよりも大きくなるように設定される。バンドギャップエネルギーを大きくするために、n型クラッド層13とp型クラッド層15のAl組成は活性層14のAl組成よりも大きく設定される。活性層14は、発光のピーク波長( $\lambda_2$ )が赤領域の655nm前後になるようなAl組成が選択される。p型クラッド層15の途中に、リッジ18の高さを一定にするための薄いエッチングストッパー層を入れておくことが望ましい。このエッチングストッパー層は、Al組成がp型クラッド層のAl組成よりも十分低く設定されたAlGaInPやGaInPを用いることができる。

#### 【0017】

続いて、図2(g)に示すように、第2の半導体レーザーLD2として利用する部分以外の第3回目の結晶成長層11を除去する工程が実行される。この除去には、GaAsとAlGaAs用の磷酸系のエッチャントと、AlGaInPやGaInP用の臭化水素酸(HBr)と塩酸の混合液からなるエッチャントを順次用いることができる。この除去工程によって第1の半導体レーザーLD1上に位置する第3回目の結晶成長に係る層11が除去される。

#### 【0018】

続いて、図2(h)に示すように、第2の半導体レーザーLD2用のリッジ18の形成が行われる。このリッジ18の形成は、エッチングすべき領域以外を酸化シリコン等のマスクにて覆い、それをエッチャントに浸すことによって行われる。p型クラッド層15の途中に薄いエッチングストッパー層を入れておくことにより、リッジ18の高さを一定にすることができる。このようにして第3回目の結晶成長によって形成された結晶の一部が除去され、ストライプ状のリッジ18が形成される。

#### 【0019】

リッジ形成が終わると、図2(i)に示すように、基板1の上に第4回目の結晶成長を行う。この結晶成長も第1～3回目の成長と同様にMOCVD法を用いて行う。ここで、第3回目の結晶成長層の結晶劣化を抑制するために、成長温度が第3回目の結晶成長時の平均的な成長温度よりも低く（例えば100℃程度低く）設定される。この第4回目の結晶成長によって、AlInPからなるn型層19とGaAsからなるn型層20の積層構造21が形成される。これらの層19、20は、リッジ18の両側に位置して電流ブロック層として機能する。

## 【0020】

次に、図2(j)に示すように、第1、第2の半導体レーザLD1、LD2のリッジ7, 18の頂上部を覆うブロック層に開口を形成してリッジ7, 18への電流通路を設けた後、図2(k)に示すように、第1、第2の半導体レーザLD1、LD2に各々p電極22, 23、第1、第2の半導体レーザLD1、LD2に共通のn電極24の形成が行われる。

## 【0021】

一枚のウエハに上記のような工程によって形成された複数の素子は、スクライプ法等を利用してバー状に分離される。そして共振器を構成する一対の面に反射率を調整する被膜を形成した後に個々に細分化され、図3に斜視図を示すような2波長型のモノリシックタイプの半導体レーザ素子が完成する。

## 【0022】

電極22と電極24に所定の電圧を加えると、電流がリッジ7の頂上部から注入され、半導体レーザLD1から波長 $\lambda_1$ のレーザ光が図3の矢印方向に出射する。電極23と電極24に所定の電圧を加えると、電流がリッジ18の頂上部から注入され、半導体レーザLD2から波長 $\lambda_2$ のレーザ光が図3の矢印方向に出射する。

## 【0023】

上記実施形態は、第1回目の結晶成長時の最上層が露出するまでエッチングした後、第1回目の結晶成長で成長した結晶を除去したが、第1回目の結晶成長時の層のうち、最上層以外の層が露出するまでエッチングしても良い。すなわち、第1回目の結晶成長時の最上層以外の層が露出するまで第1回目と第2回目の結晶成長で成長した層をエッチングして第2回目の結晶成長時の影響を受けない凸凹が少ない平坦な面を露出させた後、第1回目の結晶成長で成長した残りの結晶を除去することによって、エッチングによって露出した基板表面を凸凹が少ない平坦な面とすることもできる。

## 【産業上の利用可能性】

## 【0024】

共通の基板に発光波長が相違する複数の発光素子を配置する複数波長のレーザ素子やそれに類するモノリシックタイプの半導体発光素子の製造に適用することができる。

## 【図面の簡単な説明】

## 【0025】

【図1】本発明の製造方法の一部を示す工程図である。

【図2】本発明の製造方法の一部を示す工程図である。

【図3】本発明の製造方法によって製造された素子の斜視図である。

【図4】従来例の製造方法の一部を示す正面図である。

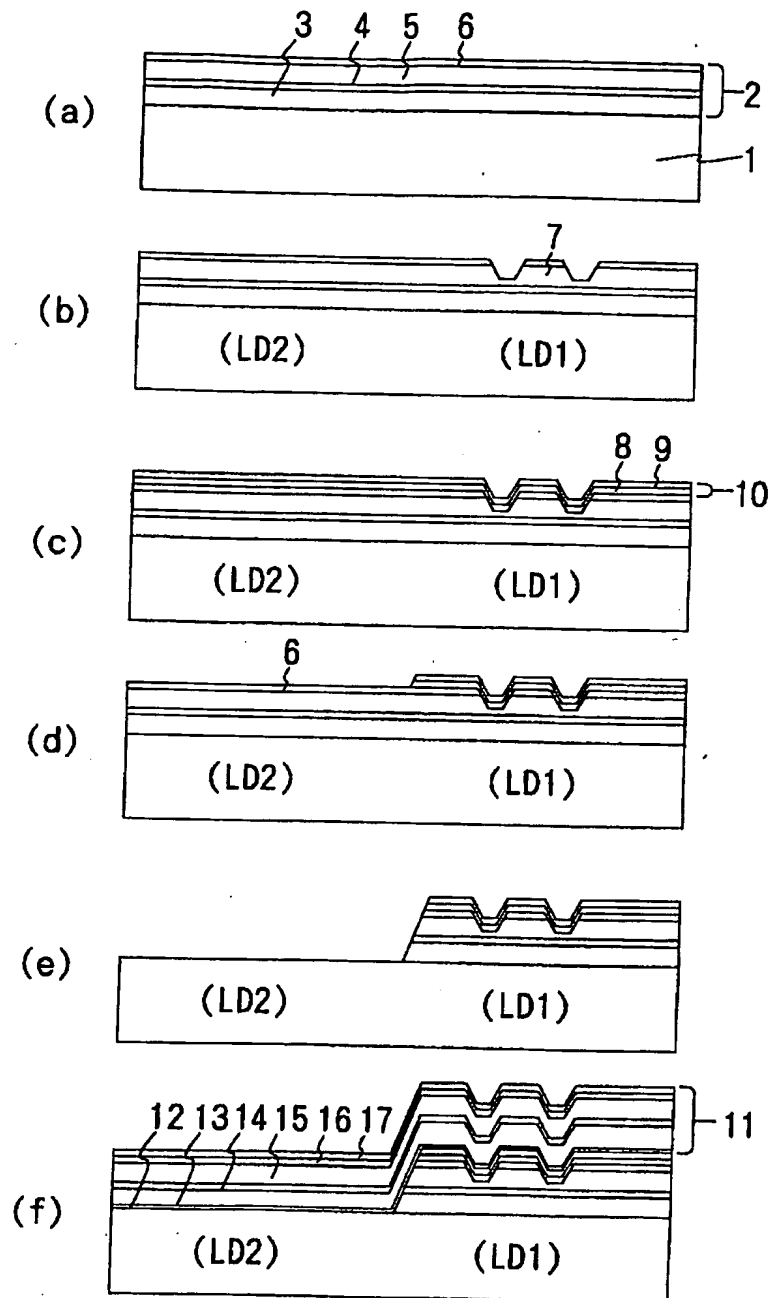
## 【符号の説明】

## 【0026】

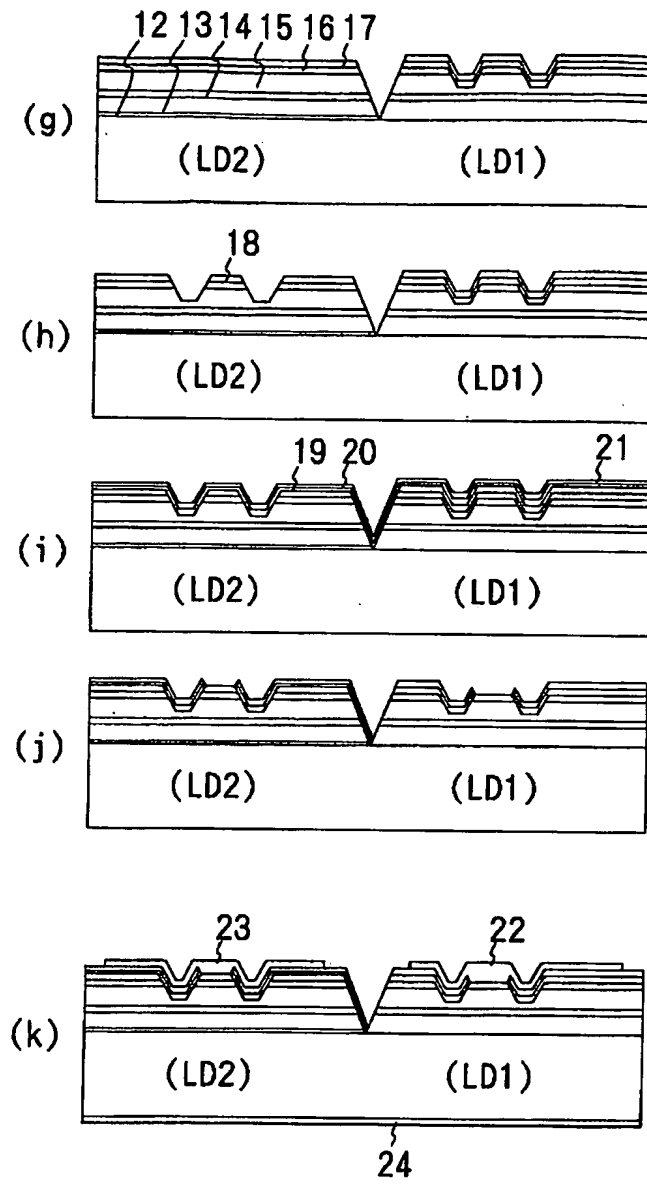
- 1 基板
- 2 積層構造
- 7 リッジ
- 10 積層構造
- 11 積層構造
- 18 リッジ
- 22 p電極
- 23 p電極
- 24 n電極
- LD1 第1半導体レーザ
- LD2 第2半導体レーザ



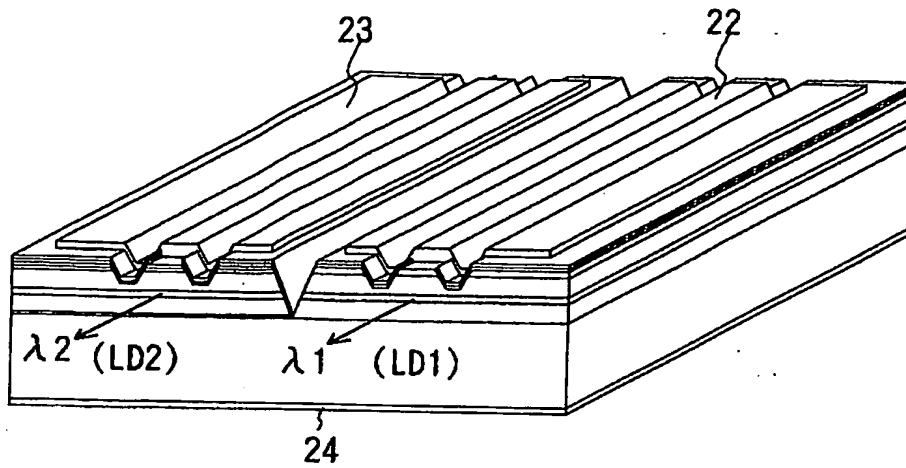
【書類名】 図面  
【図 1】



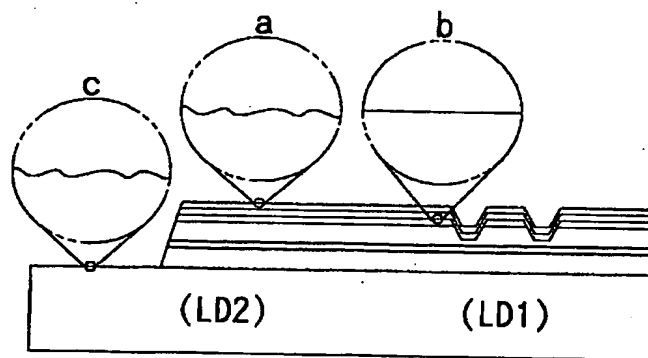
【図 2】



【図 3】



【図 4】



## 【書類名】 要約書

## 【要約】

【課題】 第2の半導体レーザを形成する基板の平坦性高め、第2の半導体レーザの結晶成長時の結晶性を高める。

【解決手段】 基板1上に第1回目の結晶成長と第2回目の結晶成長を含む結晶成長を行い第1の半導体レーザLD1を作成するとともに、前記基板上的前記第1の半導体レーザLD1が位置する領域とは別の領域の前記第1、第2回目の結晶成長で成長した結晶を除去した後、前記基板上に結晶成長させて基板上的前記別の領域に第2の半導体レーザLD2を作成する半導体レーザ素子の製造方法において、前記別の領域上の前記第1、第2回目の結晶成長で成長した結晶を除去する際に、前記第1回目の結晶成長で成長した結晶の層6が露出するように前記第2回目の結晶成長で成長した結晶を除去する第1の除去工程と、前記第1回目の結晶成長で成長した結晶を除去する第2の除去工程とを設けた。

## 【選択図】

図1

特願2004-071971

ページ: 1

出願人履歴情報

識別番号

[000001889]

1. 変更年月日  
[変更理由]  
住所  
氏名

1993年10月20日  
住所変更  
大阪府守口市京阪本通2丁目5番5号  
三洋電機株式会社

出証番号 出証特2005-3034106

出願人履歴情報

識別番号

[000214892]

1. 変更年月日 1990年 8月24日  
[変更理由] 新規登録  
住 所 鳥取県鳥取市南吉方3丁目201番地  
氏 名 鳥取三洋電機株式会社
2. 変更年月日 2004年 9月10日  
[変更理由] 住所変更  
住 所 鳥取県鳥取市立川町七丁目101番地  
氏 名 鳥取三洋電機株式会社